

日 本 国 特 許 庁
JAPAN PATENT OFFICE

別紙添付の書類に記載されている事項は下記の出願書類に記載されている事項と同一であることを証明する。

This is to certify that the annexed is a true copy of the following application as filed with this Office

出 願 年 月 日

Date of Application:

2002年 7月22日

出 願 番 号

Application Number:

特願2002-212762

[ST.10/C]:

[JP 2002-212762]

出 願 人

Applicant(s):

セイコーエプソン株式会社

2003年 3月18日

特 許 庁 長 官
Commissioner,
Japan Patent Office

太田信一郎

出証番号 出証特2003-3018151

【書類名】 特許願

【整理番号】 J0092154

【提出日】 平成14年 7月22日

【あて先】 特許庁長官 殿

【国際特許分類】 G09G 3/20

【発明の名称】 アクティブマトリクス基板、電気光学装置、電子機器

【請求項の数】 18

【発明者】

 【住所又は居所】 長野県諏訪市大和3丁目3番5号 セイコーエプソン株式会社内

 【氏名】 佐藤 尚

【特許出願人】

 【識別番号】 000002369

 【氏名又は名称】 セイコーエプソン株式会社

【代理人】

 【識別番号】 100089037

 【弁理士】

 【氏名又は名称】 渡邊 隆

【代理人】

 【識別番号】 100064908

 【弁理士】

 【氏名又は名称】 志賀 正武

【選任した代理人】

 【識別番号】 100110364

 【弁理士】

 【氏名又は名称】 実広 信哉

【手数料の表示】

 【予納台帳番号】 008707

 【納付金額】 21,000円

【提出物件の目録】

【物件名】 明細書 1

【物件名】 図面 1

【物件名】 要約書 1

【包括委任状番号】 9910485

【プルーフの要否】 要

【書類名】 明細書

【発明の名称】 アクティブマトリクス基板、電気光学装置、電子機器

【特許請求の範囲】

【請求項 1】 基板本体に、互いに交差して設けられた複数のデータ線および複数の走査線と、これらデータ線および走査線に電氣的に接続された複数の薄膜トランジスタと、前記複数の薄膜トランジスタにそれぞれ電氣的に接続された複数の画素電極とが備えられたアクティブマトリクス基板であって、

前記薄膜トランジスタを構成するゲート電極と前記走査線とが別の層で構成されるとともに、前記ゲート電極と前記走査線との間の層間絶縁膜を貫通するコンタクトホールを介して電氣的に接続され、

前記走査線を構成する層が、前記データ線を構成する層よりも上層側かつ前記画素電極を構成する層よりも下層側に位置し、前記走査線のパターンと前記データ線のパターンと前記画素電極のパターンとが平面的に一部重なっていることを特徴とするアクティブマトリクス基板。

【請求項 2】 前記走査線が金属を含む材料で形成されていることを特徴とする請求項 1 に記載のアクティブマトリクス基板。

【請求項 3】 前記データ線が金属を含む材料で形成されていることを特徴とする請求項 1 または 2 に記載のアクティブマトリクス基板。

【請求項 4】 前記ゲート電極が多結晶シリコンで形成されていることを特徴とする請求項 1 ないし 3 のいずれか一項に記載のアクティブマトリクス基板。

【請求項 5】 前記薄膜トランジスタのチャネル領域を構成する半導体層の下方に、層間絶縁膜を介して前記走査線および前記データ線に沿う方向に格子状に延びる遮光膜が設けられたことを特徴とする請求項 1 ないし 4 のいずれか一項に記載のアクティブマトリクス基板。

【請求項 6】 前記薄膜トランジスタのチャネル領域を構成する半導体層との間で保持容量を形成する保持容量電極が設けられ、前記保持容量電極が、前記ゲート電極を構成する層と同一の層で形成されていることを特徴とする請求項 1 ないし 5 のいずれか一項に記載のアクティブマトリクス基板。

【請求項 7】 前記保持容量電極と前記遮光膜とが、これら保持容量電極と

遮光膜との間の層間絶縁膜を貫通するコンタクトホールを介して電氣的に接続されていることを特徴とする請求項 6 に記載のアクティブマトリクス基板。

【請求項 8】 前記走査線が、走査線本線から前記データ線に沿って突出する部分を有することを特徴とする請求項 1 ないし 7 のいずれか一項に記載のアクティブマトリクス基板。

【請求項 9】 前記データ線が、データ線本線から前記走査線に沿って突出する部分を有することを特徴とする請求項 1 ないし 8 のいずれか一項に記載のアクティブマトリクス基板。

【請求項 10】 前記データ線を構成する層と同一の層からなる中継導電膜が設けられ、前記半導体層と前記画素電極とが前記中継導電膜を介して電氣的に接続されていることを特徴とする請求項 1 ないし 9 のいずれか一項に記載のアクティブマトリクス基板。

【請求項 11】 前記画素電極が透明導電膜からなり、前記中継導電膜の少なくとも上面が、前記透明導電膜とオーミック接合がなされる材料で構成されていることを特徴とする請求項 10 に記載のアクティブマトリクス基板。

【請求項 12】 前記走査線もしくは前記データ線を駆動するための駆動回路が設けられ、前記駆動回路を構成する薄膜トランジスタ用のゲート線が、前記走査線を構成する層、前記データ線を構成する層、前記ゲート電極を構成する層のいずれかをを用いて構成されていることを特徴とする請求項 1 ないし 11 のいずれか一項に記載のアクティブマトリクス基板。

【請求項 13】 前記画素電極の形成領域の中央部の上面よりも、前記走査線もしくは前記データ線の形成領域の上面の方が高い位置にあることを特徴とする請求項 1 ないし 12 のいずれか一項に記載のアクティブマトリクス基板。

【請求項 14】 前記データ線の下側で該データ線に接する層間絶縁膜の上面が平坦化されていることを特徴とする請求項 1 ないし 13 のいずれか一項に記載のアクティブマトリクス基板。

【請求項 15】 前記走査線の下側で該走査線に接する層間絶縁膜の上面が平坦化されていることを特徴とする請求項 1 ないし 14 のいずれか一項に記載のアクティブマトリクス基板。

【請求項 1 6】 前記基板本体の前記薄膜トランジスタの形成領域に凹部が設けられたことを特徴とする請求項 1 ないし 1 5 のいずれか一項に記載のアクティブマトリクス基板。

【請求項 1 7】 請求項 1 ないし 1 6 のいずれか一項に記載のアクティブマトリクス基板を備えたことを特徴とする電気光学装置。

【請求項 1 8】 請求項 1 7 に記載の電気光学装置を備えたことを特徴とする電子機器。

【発明の詳細な説明】

【 0 0 0 1 】

【発明の属する技術分野】

本発明は、アクティブマトリクス基板、電気光学装置、電子機器に関し、特に投射型表示装置に搭載される液晶ライトバルブに用いて好適なアクティブマトリクス基板の構成に関するものである。

【 0 0 0 2 】

【従来の技術】

液晶プロジェクタ等の投射型表示装置に搭載される光変調手段として、液晶ライトバルブが知られている。液晶ライトバルブは、液晶層を挟持して対向配置され、液晶層に電圧を印加するための電極を具備する一対の基板を主体として構成されている。通常、液晶ライトバルブにはアクティブマトリクス型の液晶セルが用いられており、画像の高精細化が進められている。

【 0 0 0 3 】

液晶ライトバルブの駆動方式には、液晶の焼付きや劣化を防ぐため、ドット反転、ライン反転、フィールド反転等の反転駆動方式が従来から採用されている。上記の各反転駆動方式には一長一短があるが、ドット反転やライン反転の場合、隣接するドットの画素電極に逆極性の電圧が印加されるため、隣接ドット間で横電界が発生し、この横電界によるディスクリネーションに起因して光抜けが生じる恐れがある。上述したように、液晶ライトバルブでは高精細化が求められる事情から、この光抜けは、コントラスト低下や開口率低下を引き起こし、表示品位を低下させる大きな要因となる。そこで、この観点から、横電界の発生のないフ

フィールド反転駆動方式の採用が求められている。

【0004】

【発明が解決しようとする課題】

ところが、従来のアクティブマトリクス基板の構成では、フィールド反転駆動方式を採用することはできなかった。その理由は以下の通りである。

フィールド反転駆動においては、例えば1本のデータ線に着目すると、当該データ線から信号が供給される全てのドットに対して、ある1フィールドで同極性の画像信号（電圧）が書き込まれる。そして、次のフィールドに移った瞬間、当該データ線に供給される画像信号の極性が反転する。このとき、走査線側は表示領域の上側から下側へ走査されるとすると、表示領域の上側のドットでは当該データ線に供給される画像信号が即座に書き込まれるのに対し、下側のドットにおいては画素電極は前のフィールドで書き込まれた画像信号を保持していながら、データ線にはそれとは逆極性の画像信号が印加されている状態が長い時間存在することになる。この時間において画素電極とデータ線とのカップリングが生じるため、表示領域の下側のドットではデータ線の影響で画素電極の電位が変動してしまい、表示品位を低下させるという問題があった。

【0005】

本発明は、上記の課題を解決するためになされたものであって、フィールド反転駆動の採用により表示品位の向上を図ることのできる液晶装置等の電気光学装置、それに用いるアクティブマトリクス基板、および電子機器を提供することを目的とする。

【0006】

【課題を解決するための手段】

上記の目的を達成するために、本発明のアクティブマトリクス基板は、基板本体に、互いに交差して設けられた複数のデータ線および複数の走査線と、これらデータ線および走査線に電氣的に接続された複数の薄膜トランジスタと、前記複数の薄膜トランジスタにそれぞれ電氣的に接続された複数の画素電極とが備えられたアクティブマトリクス基板であって、前記薄膜トランジスタを構成するゲート電極と前記走査線とが別の層で構成されるとともに、前記ゲート電極と前記走

査線との間の層間絶縁膜を貫通するコンタクトホールを介して電氣的に接続され、前記走査線を構成する層が、前記データ線を構成する層よりも上層側かつ前記画素電極を構成する層よりも下層側に位置し、前記走査線のパターンと前記データ線のパターンと前記画素電極のパターンとが平面的に一部重なっていることを特徴とする。

【 0 0 0 7 】

すなわち、本発明のアクティブマトリクス基板は、薄膜トランジスタ（Thin Film Transistor，以下、TFTと略記する）を構成するゲート電極が走査線と一体で形成された構成ではなく、ゲート電極が走査線とは別の層を用いて孤立して形成されており、ゲート電極と走査線とがコンタクトホールを介して電氣的に接続されている。そして、断面構造としては、走査線を構成する層がデータ線を構成する層と画素電極を構成する層との間に位置しており、平面的には、走査線のパターンがデータ線のパターンと画素電極のパターンとに一部重なっている。このような構造から、走査線がデータ線と画素電極とに重なっている部分が、〔発明が解決しようとする課題〕の項で述べた「画素電極とデータ線とのカップリング」を遮蔽するシールド層として機能する。そのため、表示領域のいずれの個所においてもデータ線の影響で画素電極の電位が変動するような現象が起こりにくく、本アクティブマトリクス基板を用いた電気光学装置ではフィールド反転駆動が可能になる。フィールド反転駆動を採用した結果、例えば高コントラスト、高開口率の液晶装置等の電気光学装置を得ることができる。また、シールド層として、アクティブマトリクス基板に必要な走査線を用いており、シールド層としてのみ機能する別個のパターンを追加するわけではないので、パターン構成が特に複雑になることもない。

【 0 0 0 8 】

本発明のアクティブマトリクス基板において、前記走査線を金属を含む材料で形成することが望ましい。さらに、前記データ線も金属を含む材料で形成することが望ましい。「金属を含む材料」としたのは、金属単層で構成してもよいし、金属膜を含む積層膜で構成してもよいという意味である。

【 0 0 0 9 】

例えば、投射型表示装置に光変調手段として搭載される液晶装置には、例えばバックライトを備えた直視型の液晶ディスプレイなどと比べてはるかに強い光が照射される。このとき、画素スイッチング素子として設けられたTFTに光が照射されると、ソースドレイン領域間に光リーク電流が流れ、TFTの特性劣化が生じたり、極端な場合には誤動作が生じたりするという問題がある。そこで、アクティブマトリクス基板上に遮光膜を作り込むことが従来から行われており、各種配線とは別個に遮光膜を形成するものと、基板構成を簡単化するため、例えば遮光性の高いWSi（タングステンシリサイド）等の材料で走査線を形成し、これを遮光膜兼走査線としたものが従来から知られている。しかしながら、特に後者の場合、WSiのような材料は遮光性に優れているものの、シート抵抗が 5Ω 程度と高く、走査線の信号遅延による表示品位の低下が問題となっていた。さらに、遮光膜が一方向にしか配置されないため、光リーク電流の抑制が不充分であった。

【0010】

これに対して、本発明のアクティブマトリクス基板において、走査線を金属を含む材料、例えばアルミニウムで形成すれば、シート抵抗が 0.1Ω 程度と上記WSiなどと比べて十分に小さいため、60Hz以上の高周波で駆動しても、走査線の信号遅延による表示品位の低下を抑制することができる。同様に、データ線を金属を含む材料で形成すれば、データ線の信号遅延による表示品位の低下を抑制することができる。特に走査線、データ線をともに金属を含む材料で形成すれば、これら走査線やデータ線が遮光膜として機能し、遮光膜が格子状に配置されることになるため、光リーク電流を十分に抑制することができる。

【0011】

前記ゲート電極については、種々の材料を用いることができるが、多結晶シリコンで形成することが望ましい。

【0012】

走査線とゲート電極が一体の構成である場合、走査線を金属で形成するとゲート電極も当然ながら金属となる。ところが、ゲート電極が金属で形成されていると、その金属が製造プロセス中の例えば熱処理工程によってゲート絶縁膜中に拡

散し、T F Tの素子特性が不安定になる等の問題が生じる場合がある。そこで、本発明のアクティブマトリクス基板においては、走査線とゲート電極を別の層で構成しているので、双方の構成材料を個別に選択することができ、配線遅延防止のために走査線を金属で形成しても、ゲート電極は多結晶シリコンで形成することができる。その結果、T F Tの素子特性を安定化させることができ、信頼性を向上することができる。

【 0 0 1 3 】

T F Tのチャネル領域を構成する半導体層の下方に、層間絶縁膜を介して前記走査線および前記データ線に沿う方向に格子状に延びる遮光膜を設けることが望ましい。

【 0 0 1 4 】

上述したように、走査線やデータ線を遮光性の高い金属で形成した場合、これら走査線やデータ線が遮光膜として機能し、基板上方からT F Tへの光の入射を阻止することができる。それに加えて、T F Tのチャネル領域を構成する半導体層の下方に走査線およびデータ線に沿う方向に格子状に延びる遮光膜を設けた場合、基板下方からT F Tへの光の入射を阻止することができる。

【 0 0 1 5 】

さらに、T F Tのチャネル領域を構成する半導体層との間で保持容量を形成する保持容量電極が設けられ、保持容量電極が、ゲート電極を構成する層と同一の層で形成されている構成としてもよい。

【 0 0 1 6 】

この構成によれば、画素電極に書き込まれた画像信号（電圧）がより確実に保持されるとともに、保持容量を構成する保持容量電極を形成するにあたってゲート電極の形成と同時に行うことができ、製造プロセスが複雑になることがない。

【 0 0 1 7 】

また、保持容量電極と遮光膜（半導体層下の遮光膜）とを備えた場合、保持容量電極と遮光膜とが、これら保持容量電極と遮光膜との間の層間絶縁膜を貫通するコンタクトホールを介して電氣的に接続されていることが望ましい。

【 0 0 1 8 】

この構成によれば、保持容量電極と遮光膜とが共通の電位になるとともに、層間絶縁膜を介して T F T の半導体層の上下にそれぞれ位置するため、半導体層の上下に 2 段重ねの保持容量を形成することができる。その結果、一定の占有面積における保持容量値を大きくすることができ、表示品位を高めることができる。もしくは、一定の保持容量値を得るために保持容量の占有面積を小さくすることができ、開口率を高めることができる。また、T F T の下方に位置する遮光膜の電位が固定できるので、T F T の動作安定性を高めることができる。

【 0 0 1 9 】

前記走査線が、走査線本線から前記データ線に沿って突出する部分を有する構成としてもよい。同様に、前記データ線が、データ線本線から前記走査線に沿って突出する部分を有する構成としてもよい。

【 0 0 2 0 】

この構成によれば、走査線本線もしくはデータ線本線から分岐して垂直な方向に突出する部分が遮光膜の一部を構成することができ、T F T に対する遮光性をより向上させることができる。

【 0 0 2 1 】

データ線を構成する層と同一の層からなる中継導電膜を設け、半導体層と画素電極とが中継導電膜を介して電氣的に接続されている構成としてもよい。例えば画素電極がインジウム錫酸化物 (Indium Tin Oxide, 以下、I T O と略記する) 等の透明導電膜からなる場合、中継導電膜の少なくとも上面が、透明導電膜とオーミック接合がなされる材料で構成されていることが望ましい。

【 0 0 2 2 】

この構成によれば、中継導電膜を設けたことによって、半導体層－画素電極間の層間距離が例えば $1 \sim 2 \mu\text{m}$ 程度に長くても、両者間を一つのコンタクトホールで接続する技術的困難性を回避しつつ、比較的小径の二つ以上のコンタクトホールで両者間を良好に接続でき、画素開口率を高めることが可能となる。一般に T F T を構成する半導体層は非常に薄いものであるが、コンタクトホール開孔時におけるエッチングの突き抜け防止にも役立つ。また、特に中継導電膜の少なくとも上面が透明導電膜とオーミック接合がなされる材料で構成されていれば、コ

ンタクト抵抗を低減させることができる。

【 0 0 2 3 】

さらに、走査線もしくはデータ線を駆動するための駆動回路が設けられ、前記駆動回路を構成する T F T 用のゲート線を、走査線を構成する層、データ線を構成する層、ゲート電極を構成する層のいずれかを用いて構成することができる。

【 0 0 2 4 】

表示領域内の各ドットに対応する T F T は、本発明の上記の効果を奏するために走査線とゲート電極とを別の層で形成し、コンタクトホールを介して電氣的に接続する必要がある。これに対して、アクティブマトリクス基板上に駆動回路を設けた場合、その駆動回路を構成する T F T に関しては、特に制約がないため、走査線を構成する層、データ線を構成する層、ゲート電極を構成する層のいずれかを選んでゲート線を形成すればよい。

【 0 0 2 5 】

また、画素電極の形成領域の中央部の上面よりも、走査線もしくはデータ線の形成領域の上面の方が高い位置にある構成とすることが望ましい。

【 0 0 2 6 】

上述したように、隣接するドットの境界はディスクリネーションが発生し、光抜けが生じる恐れがある。これに対して、上記の構成とすれば、走査線もしくはデータ線の形成領域、すなわち各ドットの周縁部が土手のような形状となり、この部分の液晶層厚が画素電極の形成領域の中央部、すなわち各ドットの中央部の液晶層厚よりも薄くなるので、ドット周縁部の方が液晶層に加わる縦電界の強度が強くなり、ディスクリネーションを低減する効果が得られる。

【 0 0 2 7 】

上記の構成を採用した場合、データ線の下側で該データ線に接する層間絶縁膜の上面を平坦化した構成としてもよい。もしくは、走査線の下側で該走査線に接する層間絶縁膜の上面を平坦化した構成としてもよい。

【 0 0 2 8 】

上記のように、ドットの周縁部を土手状の形状とする場合、データ線の下側で該データ線に接する層間絶縁膜の上面を平坦化した構成とすれば、データ線、走

査線の膜厚によって土手の高さを調整することができ、ディスクリネーションを確実に抑制することができる。また、走査線の下側で該走査線に接する層間絶縁膜の上面を平坦化した構成とすれば、走査線の膜厚によってのみ土手の高さを調整することができる。

【 0 0 2 9 】

もしくは、基板本体の T F T の形成領域に凹部を設けてもよい。

この構成によれば、基板本体の凹部内に T F T を一部埋め込む構成とすることもでき、上記の場合とは逆に、アクティブマトリクス基板の上面をより平坦化することができる。

【 0 0 3 0 】

本発明の電気光学装置は、上記本発明のアクティブマトリクス基板を備えたことを特徴とする。

【 0 0 3 1 】

この構成によれば、上記本発明のアクティブマトリクス基板を備えたことによってフィールド反転駆動を採用することができるので、例えば高コントラスト、高開口率の液晶装置等の電気光学装置を得ることができる。

【 0 0 3 2 】

本発明の電子機器は、上記本発明の電気光学装置を備えたことを特徴とする。

この構成によれば、表示品位に優れた表示部を備えた電子機器を実現することができる。

【 0 0 3 3 】

【発明の実施の形態】

〔第 1 の実施の形態〕

以下、本発明の第 1 の実施の形態を図 1 ～図 4 を参照して説明する。

本実施の形態では、本発明のアクティブマトリクス基板を用いた電気光学装置の一例として、投射型表示装置に搭載する液晶装置（液晶ライトバルブ）について説明する。

【 0 0 3 4 】

図 1 は、液晶装置の画像表示領域を構成するマトリクス状に形成された複数の

画素における各種素子、配線等の等価回路である。図 2 は、データ線、走査線、画素電極等が形成された T F T アレイ基板（アクティブマトリクス基板）の 1 ドットのパターン構成を示す平面図である。図 3 は、図 2 の A - A' 線に沿う断面図であり、図 4 は、図 2 の B - B' 線に沿う断面図である。なお、各図においては、各層や各部材を図面上で認識可能な程度の大きさとするため、各層や各部材毎に縮尺を異ならせてある。

【 0 0 3 5 】

図 1 において、本実施の形態における液晶装置の画像表示領域を構成するマトリクス状に形成された複数のドットにはそれぞれ、画素電極 9 と当該画素電極 9 をスイッチング制御するための T F T 素子 3 0 とが形成されており、画像信号が供給されるデータ線 6 a が T F T 素子 3 0 のソース領域に電氣的に接続されている。データ線 6 a に書き込む画像信号 S 1、S 2、…、S n は、この順に線順次に供給しても構わないし、相隣接する複数のデータ線 6 a 同士に対して、グループ毎に供給するようにしても良い。

【 0 0 3 6 】

また、T F T 素子 3 0 のゲートには、走査線 3 a が電氣的に接続されており、所定のタイミングで、走査線 3 a にパルス的に走査信号 G 1、G 2、…、G m を、この順に線順次で印加するように構成されている。画素電極 9 は、T F T 素子 3 0 のドレインに電氣的に接続されており、スイッチング素子である T F T 素子 3 0 を一定期間だけオンすることにより、データ線 6 a から供給される画像信号 S 1、S 2、…、S n を所定のタイミングで書き込む。画素電極 9 を介して液晶に書き込まれた所定レベルの画像信号 S 1、S 2、…、S n は、対向基板（後述する）に形成された共通電極（後述する）との間で一定期間保持される。

【 0 0 3 7 】

ここで、保持された画像信号がリークするのを防ぐために、画素電極 9 と共通電極との間に形成される液晶容量と並列に保持容量 7 0 が付加されている。

【 0 0 3 8 】

図 2 に示すように、T F T アレイ基板 1 0 上に、矩形状の画素電極 9 が設けられており、画素電極 9 の縦横の境界に各々沿うようにデータ線 6 a および走査線

3 a が設けられている。データ線 6 a と走査線 3 a とが交差する部分に対応して T F T 素子 3 0 が設けられている。T F T 素子 3 0 のチャネル領域等が形成される半導体層 1 は、データ線 6 a に沿って次段の走査線 3 a 側（図 2 における下側）に向けて延在する部分 1 y と、走査線 3 a に沿って次段のデータ線 6 a 側（図 2 における右側）に向けて延在する部分 1 x とを有している。半導体層 1 の次段の走査線 3 a 側に延在する部分 1 y と反対側の端部には、後述する半導体層 1 の高濃度ソース領域とデータ線 6 a とを電氣的に接続するソースコンタクトホール 2 1 が設けられている。また、下側遮光膜 4 5 が、データ線 6 a および走査線 3 a と略同じ幅でデータ線 6 a および走査線 3 a の延在する方向に沿って格子状に設けられている。

【 0 0 3 9 】

ゲート電極 3 5 が、半導体層 1 の次段の走査線 3 a 側に延在する部分 1 y とソースコンタクトホール 2 1 が設けられた部分との間に交差するように設けられている。ゲート電極 3 5 は、走査線 3 a とは別の層で島状に孤立した形態で形成されており、その一端にゲート電極 3 5 と走査線 3 a とを電氣的に接続するゲートコンタクトホール 2 2 が設けられている。よって、半導体層 1 のうち、ゲート電極 3 5 と平面的に交差する、図 2 中に右下がりの斜線を付した部分がチャネル領域 1 a となる。

【 0 0 4 0 】

保持容量電極 7 1 が、ゲート電極 3 5 と同じ層で設けられている。保持容量電極 7 1 は、半導体層 1 と重なるように、データ線 6 a に沿って次段の走査線 3 a 側（図 2 における下側）に向けて延在する部分 7 1 y と、走査線 3 a に沿って次段のデータ線 6 a 側（図 2 における右側）に向けて延在する部分 7 1 x とを有している。保持容量電極 7 1 の次段の走査線 3 a 側に延在する部分 7 1 y の先端は半導体層 1 y の先端よりも外方にはみ出しており、この部分に保持容量電極 7 1 と下側遮光膜 4 5 とを電氣的に接続する容量コンタクトホール 2 3 が設けられている。

【 0 0 4 1 】

中継導電膜 4 7 が、データ線と同じ層で設けられている。中継導電膜 4 7 は、

少なくとも半導体層 1 の高濃度ドレイン領域および画素電極 9 と平面的に重なるように矩形状に設けられており、半導体層 1 の高濃度ドレイン領域と画素電極 9 とを電氣的に接続する役目を果たしている。したがって、中継導電膜 4 7 上には、半導体層 1 の高濃度ドレイン領域と中継導電膜 4 7 とを電氣的に接続するドレインコンタクトホール 2 4 が設けられるとともに、中継導電膜 4 7 と画素電極 9 とを電氣的に接続する画素コンタクトホール 2 5 が設けられている。

【 0 0 4 2 】

図 3、図 4 に示すように、本実施の形態の液晶装置は、T F T アレイ基板 1 0 と、これに対向配置される対向基板 2 0 とを備えている。T F T アレイ基板 1 0 の基板本体 1 0 A は、例えば石英基板、ガラス基板、シリコン基板等から構成され、対向基板 2 0 の基板本体 2 0 A は、例えばガラス基板、石英基板等から構成されている。T F T アレイ基板 1 0 と対向基板 2 0 との間には、後述のシール材により囲まれた空間に液晶が封入され、液晶層 5 0 が形成されている。液晶層 5 0 は、画素電極 9 からの電界が印加されていない状態で、配向膜 1 6、2 2 により所定の配向状態をとっている。また、液晶層 5 0 は、例えば一種または数種類のネマティック液晶を混合した液晶から構成されている。シール材は、T F T アレイ基板 1 0 および対向基板 2 0 をそれらの周辺で貼り合わせるためのものであり、例えば光硬化性樹脂や熱硬化性樹脂からなる接着剤からなり、両基板間の距離を所定の値とするためのグラスファイバーやガラスビーズ等のギャップ材が混入されている。

【 0 0 4 3 】

T F T アレイ基板 1 0 において、基板本体 1 0 A 上に下側遮光膜 4 5 が形成されている。この下側遮光膜 4 5 は、T F T 素子 3 0 に対して基板本体 1 0 A の下面側から光が入射されるのを防止する機能を有しており、例えば W S i 等の遮光性の高い材料で形成されている。そして、下側遮光膜 4 5 を覆う基板本体 1 0 A の全面に下地絶縁膜 1 2 が設けられている。下地絶縁膜 1 2 は、下側遮光膜 4 5 から T F T 素子 3 0 を絶縁する機能の他、T F T アレイ基板 1 0 の全面に形成されることにより、T F T アレイ基板 1 0 の表面の研磨時における荒れや、洗浄後に残る汚れ等で画素スイッチング用 T F T 素子 3 0 の特性の変化を防止する機能

を有している。

【0044】

図3に示すように、本実施の形態の場合、画素スイッチング用TFT素子30は、LDD (Lightly Doped Drain) 構造を有しており、ゲート電極35、当該ゲート電極35からの電界によりチャネルが形成される半導体層1のチャネル領域1a、ゲート電極35と半導体層1とを絶縁するゲート絶縁膜を含む絶縁薄膜2、半導体層1の低濃度ソース領域1bおよび低濃度ドレイン領域1c、半導体層1の高濃度ソース領域1dおよび高濃度ドレイン領域1eを備えている。半導体層1には、アモルファスシリコンや多結晶シリコン、あるいは単結晶シリコンなどを用いることができる。

【0045】

半導体層1の高濃度ドレイン領域1e上には、絶縁薄膜2を介してゲート電極35と同層の保持容量電極71が形成されており、絶縁薄膜2を介して対峙する半導体層1と保持容量電極71とで保持容量70が構成されている。本実施の形態の場合、ゲート電極35および保持容量電極71は、多結晶シリコンで形成されている。そして、下地絶縁膜12を貫通する容量コンタクトホール23が形成されており、この容量コンタクトホール23によって保持容量電極71と下側遮光膜45とが電氣的に接続されている。下側遮光膜45は、画素電極9が配置された表示領域からその周囲に延設され、定電位源と電氣的に接続されることによって固定電位とされている。定電位源としては、TFT素子30を駆動するための走査信号を走査線3aに供給するための走査線駆動回路（後述する）や、画像信号をデータ線6aに供給するサンプリング回路を制御するデータ線駆動回路（後述する）に供給される正電源や負電源の定電位源でもよいし、対向基板20の共通電極48に供給される定電位でも構わない。この構成によって、保持容量を形成することができ、さらに、下側遮光膜45の電位変動がTFT素子30に対して悪影響を及ぼすことが避けられるという効果も得られる。

【0046】

図3、図4に示すように、ゲート電極35および保持容量電極71を覆うように第1層間絶縁膜41が形成されており、第1層間絶縁膜41上にはデータ線6

a および中継導電膜 4 7 が同層で形成されている。本実施の形態の場合、データ線 6 a および中継導電膜 4 7 は、その表面が Ti (チタン)、TiN (チタンナイトライド)、TiW (チタタングステン)、WSi (タングステンシリサイド)、AlN (アルミニウムナイトライド) 等の材料で構成され、その下層側はアルミニウム等の低抵抗金属で構成されている。中継導電膜 4 7 の表面が Ti、TiN、TiW、WSi、AlN 等の材料で構成されたことにより、画素電極 9 を構成する ITO とのコンタクトにおいて腐食を防止することができる。また、図 3 に示すように、第 1 層間絶縁膜 4 1 を貫通してデータ線 6 a と半導体層 1 の高濃度ソース領域 1 d とを電氣的に接続するソースコンタクトホール 2 1 が形成され、図 4 に示すように、第 1 層間絶縁膜 4 1 を貫通して中継導電膜 4 7 と半導体層 1 の高濃度ドレイン領域 1 e とを電氣的に接続するドレインコンタクトホール 2 4 が形成されている。また、第 1 層間絶縁膜 4 1 の上面は、化学機械的研磨 (CMP)、エッチバック等の手法によって平坦化されている。

【0047】

データ線 6 a および中継導電膜 4 7 を覆うように第 2 層間絶縁膜 4 2 が形成されており、第 2 層間絶縁膜 4 2 上には走査線 3 a が形成されている。本実施の形態の場合、走査線 3 a は、データ線 6 a と同様、アルミニウム等の低抵抗金属で形成されている。また、図 4 に示すように、第 2 層間絶縁膜 4 2、第 1 層間絶縁膜 4 1 をともに貫通して走査線 3 a とゲート電極 3 5 とを電氣的に接続するゲートコンタクトホール 2 2 が形成されている。さらに、走査線 3 a を覆うように第 3 層間絶縁膜 4 3 が形成されており、第 3 層間絶縁膜 4 3 上には画素電極 9 が形成されている。画素電極 9 は、例えば ITO、IZO 等の透明導電膜で形成されている。図 4 に示すように、第 3 層間絶縁膜 4 3、第 2 層間絶縁膜 4 2 をともに貫通して画素電極 9 と中継導電膜 4 7 とを電氣的に接続する画素コンタクトホール 2 5 が形成されている。以上の構成により、中継導電膜 4 7 を介して半導体層 1 の高濃度ドレイン領域 1 e と画素電極 9 とが電氣的に接続されている。

【0048】

図 4 に示すように、画素電極 9 の上方を含む TFT アレイ基板 10 の最表面には、ラビング処理等の所定の配向処理が施されたポリイミド膜等からなる配向膜

16が設けられている。以上の構成により、TFTアレ基板10の断面形状は、走査線3aもしくはデータ線6aの形成領域、すなわち各ドットの周縁部が土手のように盛り上がった形状となる。この最頂部と画素電極中央の平坦な部分との高さの差は0.2～1.2 μ m程度となっている。また、TFTアレ基板10の基板本体10Aの液晶層50と反対側には、偏光子17が設けられている。

【0049】

他方、対向基板20側の構成については、基板本体20A上の全面にわたって共通電極48が設けられ、共通電極48の下面側には、TFTアレ基板10側と同様、ラビング処理等の所定の配向処理が施されたポリイミド膜等からなる配向膜26が設けられている。共通電極48は、画素電極9と同様、例えばITOなどの透明導電膜で形成されている。対向基板20の基板本体20Aの液晶層50と反対側には、偏光子27が設けられている。なお、対向基板20にも、ブラックマトリクスと呼ばれる格子状の遮光膜を設けるようにしてもよい。このような構成を採ることで、対向基板20上の遮光膜によって、TFTアレ基板10側の遮光層を構成するデータ線6aおよび走査線3aとともに、対向基板20側からの入射光がチャネル領域1aや低濃度ソース領域1bおよび低濃度ドレイン領域1cに侵入するのをより確実に阻止することができる。

【0050】

本実施の形態においては、TFT素子30を構成するゲート電極35が走査線3aと一体で形成されておらず、ゲート電極35が走査線3aとは別の層を用いて島状に孤立しており、ゲート電極35と走査線3aとがゲートコンタクトホール22を介して電氣的に接続されている。そして、断面構造的には図3、図4に示すように、走査線3aの層がデータ線6aの層と画素電極9の層との間に位置しており、平面的には図2に示すように、走査線3aのパターンがデータ線6aのパターンと画素電極9のパターンとに一部重なっている（重なり部分に右上がりの斜線を付した、符号Kの部分）。以上の構造から、走査線3aがデータ線6aと画素電極9とに重なっている部分Kが、画素電極9とデータ線6aとのカップリングを遮蔽するシールド層として機能する。よって、データ線6aの影響で画素電極9の電位が変動する現象が抑制され、フィールド反転駆動が可能になる

ため、高コントラスト、高開口率の液晶装置を実現することができる。また、シールド層として、TFTアレイ基板10に必須の走査線3aを用いており、シールド層としてのみ機能する別個のパターンを追加するわけではないので、パターン構成が特に複雑になることもない。

【0051】

また、走査線3aやデータ線6aをアルミニウム等の低抵抗金属を含む材料で形成しているので、60Hz以上の高周波で駆動しても、走査線3aやデータ線6aの信号遅延に起因する表示品位の低下を抑制することができる。それと同時に、これら走査線3aやデータ線6aが格子状に配置された内蔵遮光膜としても機能し、対向基板20側からの光の入射を防ぐため、光リーク電流を十分に抑制することができ、表示品位の向上を図ることができる。

【0052】

また、本実施の形態においては、走査線3aとゲート電極35を別の層で構成しているので、双方の構成材料を個別に選択することができ、配線遅延防止のために走査線3aを低抵抗金属で形成しても、ゲート電極35は多結晶シリコンで形成することができる。その結果、ゲート電極35に金属を用いた場合に生じる恐れのあるゲート絶縁膜の汚染を防止できるため、TFTの素子特性を安定化させることができ、信頼性を向上することができる。

【0053】

また、TFT素子30のチャネル領域1aを構成する半導体層1の下方に、下地絶縁膜12を介して走査線3aおよびデータ線6aに沿う方向に格子状に延びる下側遮光膜45が設けられているので、TFTアレイ基板10の下方側からTFT素子30への光の入射、つまり対向基板20側から入射され、一旦液晶セルを透過した後、反射により再度入射される戻り光を阻止することができる。

【0054】

本実施の形態の構成では、中継導電膜47を介して半導体層1の高濃度ドレイン領域1eと画素電極9とを電氣的に接続しているので、半導体層1－画素電極9間の層間距離が例えば1～2μm程度と長くても、両者間を一つのコンタクトホールで接続する技術的困難性を回避しつつ、比較的小径の二つ以上のコンタク

トホールで両者間を良好に接続でき、画素開口率を高めることが可能となる。一般にTFT素子を構成する半導体層は非常に薄いものであるが、コンタクトホール開孔時におけるエッチングの突き抜け防止にも役立つ。

【0055】

また、ドットの周縁部が土手のような形状となり、この部分の液晶層厚がドット中央部の液晶層厚よりも薄くなっているため、ドット周縁部で液晶層50に加わる縦電界（液晶のセル厚方向の電界）の強度が強くなり、ドット周縁部で起こりがちなディスクリネーションを低減し、光抜けを抑制する効果が得られる。本実施の形態の場合、データ線6aの下側の第1層間絶縁膜41の上面を平坦化した構成であるから、データ線6a、走査線3aの双方の膜厚によって土手の高さを調整することができ、ディスクリネーションを確実に抑制することができる。

【0056】

なお、本実施の形態の液晶装置において、画素スイッチング用TFT素子30は、好ましくは上述したようにLDD構造を有するが、低濃度ソース領域1bおよび低濃度ドレイン領域1cに不純物の打ち込みを行わないオフセット構造を有していてもよい。もしくは、ゲート電極をマスクとして高濃度で不純物を打ち込み、自己整合的に高濃度ソースおよびドレイン領域を形成するセルフアライン型のTFTであってもよい。また、画素スイッチング用TFT素子30のゲート電極を、高濃度ソース領域1dおよび高濃度ドレイン領域1e間に1個のみ配置したシングルゲート構造としたが、これらの間に2個以上のゲート電極を配置してもよい。このようにデュアルゲートあるいはトリプルゲート以上でTFTを構成すれば、チャネルとソースおよびドレイン領域との接合部の光リーク電流を防止でき、オフ時の電流を低減することができる。さらに、これらのゲート電極の少なくとも1個をLDD構造あるいはオフセット構造にすれば、より一層オフ電流を低減でき、安定したスイッチング素子を得ることができる。

【0057】

〔第2の実施の形態〕

以下、本発明の第2の実施の形態を図5を参照して説明する。

本実施の形態の液晶装置の基本構成は第1の実施の形態と同様であり、平面パ

ターンが若干異なるのみである。よって、図 5（第 1 の実施の形態の図 2 に相当する平面図、図 2 と同一の構成要素には同一の符号を付す）を用いて平面パターンについてのみ説明し、共通部分の説明は省略する。

【 0 0 5 8 】

第 1 の実施の形態においては、データ線 6 a が図 2 における縦方向に直線状に形成されていたのに対し、本実施の形態の場合、図 5 に示すように、データ線 6 a は、データ線本線が縦方向に延在するとともに、データ線本線から走査線 3 a に沿って横方向に突出する部分 6 b を有している。

【 0 0 5 9 】

本実施の形態の場合、データ線 6 a が走査線 3 a と交差する部分で走査線 3 a に沿って張り出した形状となっており、第 1 の実施の形態に比べて、データ線 6 a の縁の位置が T F T 素子 3 0 のチャンネル領域 1 a から遠ざかっている。この構成によれば、データ線 6 a によって T F T 素子 3 0 のチャンネル領域 1 a に光がより入射されにくくなり、光リーク電流による表示品位の低下をより確実に抑えることができる。なお、本実施の形態の場合、データ線 6 a の突出部分 6 b があるため、データ線 6 a と画素電極 9 との重なり部分が増えるが、この部分に走査線 3 a も重なっており（図 5 中に右上がりの斜線で示す部分 K）、走査線 3 a のこの部分 K がデータ線 6 a と画素電極 9 のカップリングのシールド層として機能するため、特に問題とはならない。

【 0 0 6 0 】

〔第 3 の実施の形態〕

以下、本発明の第 3 の実施の形態を図 6 を参照して説明する。

本実施の形態の液晶装置の基本構成は第 1 の実施の形態と同様であり、平面パターンが若干異なるのみである。よって、図 6（第 1 の実施の形態の図 2 に相当する平面図、図 2 と同一の構成要素には同一の符号を付す）を用いて平面パターンについてのみ説明し、共通部分の説明は省略する。

【 0 0 6 1 】

第 1 の実施の形態においてはデータ線 6 a が縦方向に直線状に形成され、第 2 の実施の形態ではデータ線 6 a が横方向に突出した部分を有していたのに対し、

本実施の形態の場合、図 6 に示すように、データ線 6 a は縦方向に直線状に形成されているが、走査線 3 a は、走査線本線が横方向に延在するとともに、走査線本線からデータ線 6 a に沿って縦方向に突出する部分 3 b を有している。

【 0 0 6 2 】

本実施の形態の場合、各層のパターン形状が第 1 の実施の形態と略同様である。しかしながら、走査線 3 a が縦方向に突出する部分 3 b を有しており、走査線 3 a のこの部分 3 b がデータ線 6 a および画素電極 9 と重なっているため（図 6 中に右上がりの斜線で示す部分 K）、データ線 6 a と画素電極 9 のカップリングのシールド層として機能する部分が第 1 の実施の形態に比べて大きくなっている。これにより、データ線 6 a の電位変化が画素電極 9 にさらに影響を与えにくいパターン構成となっており、フィールド反転駆動の採用が可能になることで表示品位を高めることができる。なお、本発明の第 1 ～第 3 の実施の形態においては、走査線 3 a が金属によって構成されているため、低抵抗である。このため、横クロストークを低減する効果が得られる。この効果は、フィールド反転駆動の採用時に限るものではなく、例えば 1 H 反転駆動、1 S 反転駆動、あるいはドット反転駆動の採用時にも同様の効果が得られる。

【 0 0 6 3 】

[液晶装置の全体構成]

以上のように構成された各実施形態における液晶装置の全体構成を図 7 および図 8 を参照して説明する。なお、図 7 は、T F T アレイ基板をその上に形成された各構成要素とともに対向基板の側から見た平面図であり、図 8 は、図 7 の H - H' 線に沿う断面図である。

【 0 0 6 4 】

図 7、図 8 において、T F T アレイ基板 1 0 は、上述した第 1 ～第 3 の実施の形態において説明した T F T アレイ基板である。T F T アレイ基板 1 0 の上には、シール材 5 2 がその縁に沿って設けられており、その内側に並行して、画像表示領域の周辺を規定する額縁としての遮光膜 5 3 が設けられている。シール材 5 2 の外側の領域には、データ線 6 a に画像信号を所定タイミングで供給することによりデータ線 6 a を駆動するデータ線駆動回路 2 0 1 および外部回路接続端子

202がTFTアレ基板10の一辺に沿って設けられており、走査線3aに走査信号を所定タイミングで供給することにより走査線3aを駆動する走査線駆動回路104が、この一辺に隣接する2辺に沿って設けられている。走査線3aに供給される走査信号遅延が問題にならないのならば、走査線駆動回路104は片側だけでも良いことは言うまでもない。また、データ線駆動回路201を画像表示領域10aの辺に沿って両側に配列してもよい。さらにTFTアレ基板10Cの残る一辺には、画像表示領域の両側に設けられた走査線駆動回路104間をつなぐための複数の配線105が設けられている。

【0065】

また、対向基板20は、上述した第1の実施の形態において説明した対向基板であり、対向基板20のコーナー部の少なくとも1箇所においては、TFTアレ基板10と対向基板20との間で電氣的に導通をとるための導通材106が設けられている。そして、図8に示すように、図7に示したシール材52とほぼ同じ輪郭を持つ対向基板20が当該シール材52によりTFTアレ基板10に固着されている。

【0066】

本実施の形態では、データ線駆動回路201および走査線駆動回路104を構成するTFT用のゲート線は、第1の実施の形態で説明した走査線3aを構成する層、データ線6aを構成する層、ゲート電極35を構成する層のいずれかを用いて構成することができる。つまり、これら駆動回路を構成するTFTに関しては、上述の画素スイッチング用TFTと同様の構成を採る必要がないため、走査線を構成する層、データ線を構成する層、ゲート電極を構成する層のいずれかを選んでゲート線を形成すればよい。

【0067】

なお、TFTアレ基板10上には、これらのデータ線駆動回路201、走査線駆動回路104等に加えて、複数のデータ線6aに画像信号を所定のタイミングで印加するサンプリング回路、複数のデータ線6aに所定電圧レベルのプリチャージ信号を画像信号に先行して各々供給するプリチャージ回路、製造途中や出荷時の当該液晶装置の品質、欠陥等を検査するための検査回路等を形成してもよ

い。

【0068】

以上説明した実施の形態では、データ線駆動回路201および走査線駆動回路104をTFTアレイ基板10の上に設ける代わりに、例えばTAB (Tape Automated bonding) 基板上に実装された駆動用LSIに、TFTアレイ基板10の周辺部に設けられた異方性導電フィルムを介して電気的および機械的に接続するようにしてもよい。

【0069】

[液晶装置の応用例]

以上説明した各実施形態における液晶装置は、投射型表示装置（プロジェクタ）に適用できる。以下に、上述した液晶装置をライトバルブとして用いた液晶プロジェクタについて説明する。

【0070】

図9は、液晶プロジェクタの概略構成を示す図である。この図に示されるように、プロジェクタ1100内部には、ハロゲンランプ等の白色光源からなるランプユニット1102が設けられている。このランプユニット1102から射出された投射光は、内部に配置された3枚のミラー1106および2枚のダイクロイックミラー1108によってRGBの3原色に分離されて、各原色に対応するライトバルブ100R、100Gおよび100Bにそれぞれ導かれる。

【0071】

ここで、ライトバルブ100R、100Gおよび100Bの構成は、上述した実施の形態に係る液晶装置と同様であり、画像信号を入力する処理回路（図示省略）から供給されるR（赤）、G（緑）、B（青）の原色信号でそれぞれ駆動されるものである。また、B色の光は、他のR色やG色と比較すると、光路が長いので、その損失を防ぐために、入射レンズ1122、リレーレンズ1123および出射レンズ1124からなるリレーレンズ系1121を介して導かれる。

【0072】

ライトバルブ100R、100G、100Bによってそれぞれ変調された光は、ダイクロイックプリズム1112に3方向から入射する。そして、このダイク

ロイックプリズム 1 1 1 2 において、R 色および B 色の光は 9 0 度に屈折する一方、G 色の光は直進する。したがって、各色の画像が合成された後、スクリーン 1 1 2 0 には、投射レンズ 1 1 1 4 によってカラー画像が投射されることとなる。

【 0 0 7 3 】

なお、ライトバルブ 1 0 0 R、1 0 0 G および 1 0 0 B には、ダイクロイックミラー 1 1 0 8 によって、R、G、B の各原色に対応する光が入射するので、上述したようにカラーフィルタを設ける必要はない。また、ライトバルブ 1 0 0 R、1 0 0 B の透過像はダイクロイックミラー 1 1 1 2 により反射した後に投射されるのに対し、ライトバルブ 1 0 0 G の透過像はそのまま投射されるので、ライトバルブ 1 0 0 R、1 0 0 B による表示像を、ライトバルブ 1 0 0 G による表示像に対して左右反転させる構成となっている。

【 0 0 7 4 】

なお、各実施形態では、対向基板にカラーフィルタは設けられていない。しかしながら、画素電極 9 に対向する所定領域に、R G B のカラーフィルタをその保護膜と共に対向基板上に形成してもよい。このようにすれば、プロジェクタ以外の直視型や反射型のカラー液晶装置について、各実施形態における液晶装置を適用できる。

また、対向基板上に 1 画素に対して 1 個のマイクロレンズを形成してもよい。

あるいは、T F T アレイ基板上的 R G B に対向する画素電極 9 の下にカラーレジスト等でカラーフィルタ層を形成することも可能である。このようにすれば、入射光の集光効率を向上することで、明るい液晶装置が実現できる。

さらにまた、対向基板上に、何層もの屈折率の相違する干渉層を堆積することで、光の干渉を利用して、R G B 色を作り出すダイクロイックフィルタを形成してもよい。このダイクロイックフィルタ付き対向基板によれば、より明るいカラー液晶装置が実現できる。

【 0 0 7 5 】

なお、本発明の技術範囲は上記実施の形態に限定されるものではなく、本発明の趣旨を逸脱しない範囲において種々の変更を加えることが可能である。例えば

第 1 の実施の形態では、平坦な基板本体 1 0 A 上に T F T 素子 3 0 等を形成し、第 1 層間絶縁膜 4 1 で平坦化する例を挙げたが、第 2 層間絶縁膜で平坦化することもできる。その場合、ゲート線の膜厚のみで段差の設計を行うことができる。あるいは、基板本体 1 0 A に格子状の溝を形成し、走査線 3 a、データ線 6 a、T F T 素子 3 0 等の配線や素子をこの溝内に埋め込む構成としても良い。この場合には、配線、素子等が存在する領域と存在しない領域との間の段差が緩和され、この段差に起因した液晶の配向不良等の画像不良を低減することができる。また、パターン形状、断面構造、各膜の構成材料等に関する記載はほんの一例に過ぎず、適宜変更が可能である。また本発明は、例えば、エレクトロルミネッセンス（E L）、デジタルマイクロミラーデバイス（D M D）、あるいはプラズマ発光や電子放出による蛍光等を用いた様々な電気光学素子を用いた電気光学装置および該電気光学装置を備えた電子機器に対しても適用可能であることは言うまでもない。

【 0 0 7 6 】

【発明の効果】

以上、詳細に説明したように、本発明によれば、走査線がデータ線と画素電極に平面的に重なっている部分が画素電極とデータ線とのカップリングを遮蔽するシールド層として機能するため、データ線の影響で画素電極の電位が変動するのが抑制され、フィールド反転駆動が可能になる。その結果、例えば高コントラスト、高開口率の液晶装置等の電気光学装置を実現することができる。

【図面の簡単な説明】

【図 1】 本発明の第 1 の実施の形態の液晶装置の画像表示領域を構成するマトリクス状に形成された複数の画素における各種素子、配線等の等価回路である。

【図 2】 同、液晶装置に用いる T F T アレイ基板（アクティブマトリクス基板）の 1 ドットのパターン構成を示す平面図である。

【図 3】 図 2 の A - A' 線に沿う断面図である。

【図 4】 図 2 の B - B' 線に沿う断面図である。

【図 5】 本発明の第 2 の実施の形態の液晶装置に用いる T F T アレイ基板

(アクティブマトリクス基板)の1ドットのパターン構成を示す平面図である。

【図6】 本発明の第2の実施の形態の液晶装置に用いるTFTアレイ基板(アクティブマトリクス基板)の1ドットのパターン構成を示す平面図である。

【図7】 本発明の液晶装置の全体構成を示す図であり、TFTアレイ基板をその上に形成された各構成要素とともに対向基板の側から見た平面図である。

【図8】 図7のH-H'線に沿う断面図である。

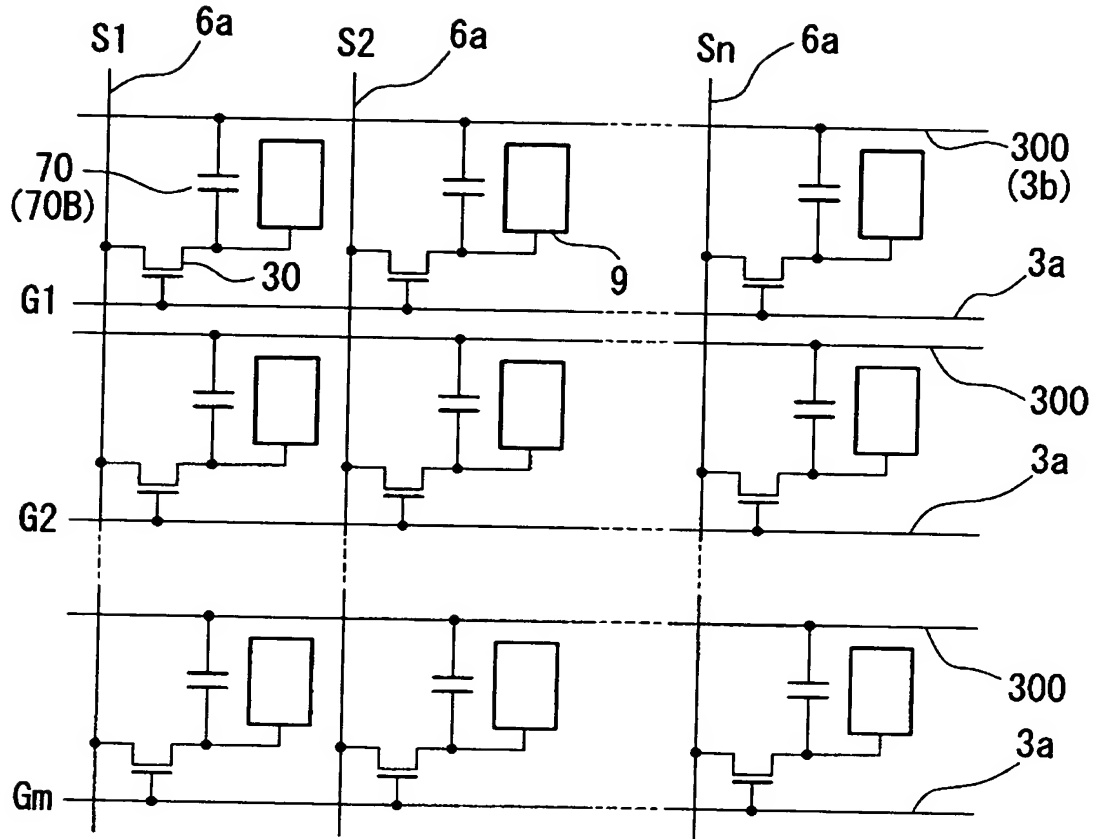
【図9】 本発明の電子機器の一例である液晶プロジェクタの概略構成を示す図である。

【符号の説明】

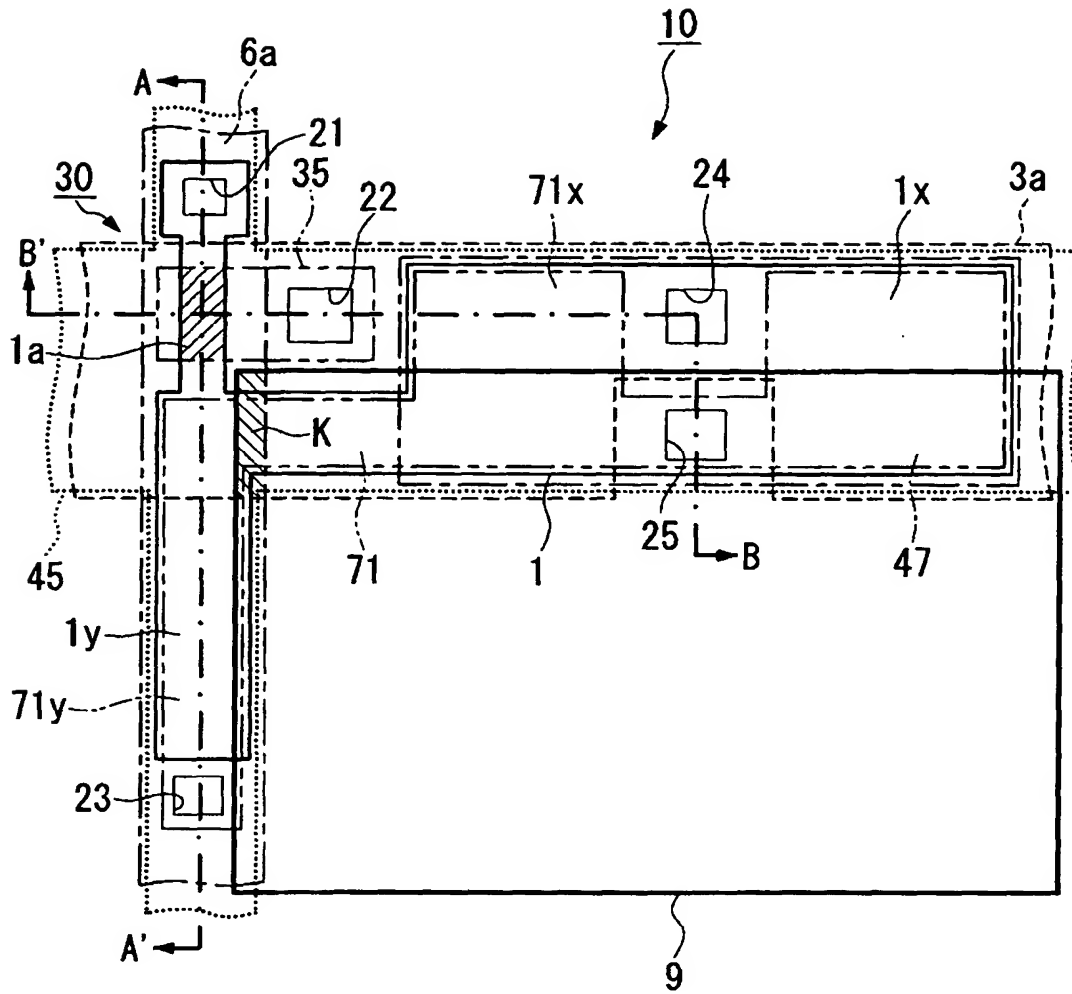
- 1 半導体層
- 3 a 走査線
- 6 a データ線
- 9 画素電極
- 1 0 TFTアレイ基板(アクティブマトリクス基板)
- 2 2 ゲートコンタクトホール
- 3 0 TFT素子(薄膜トランジスタ)
- 3 5 ゲート電極
- 4 5 下側遮光膜
- 4 7 中継導電膜
- 5 0 液晶層
- 7 0 保持容量
- 7 1 保持容量電極

【書類名】 図面

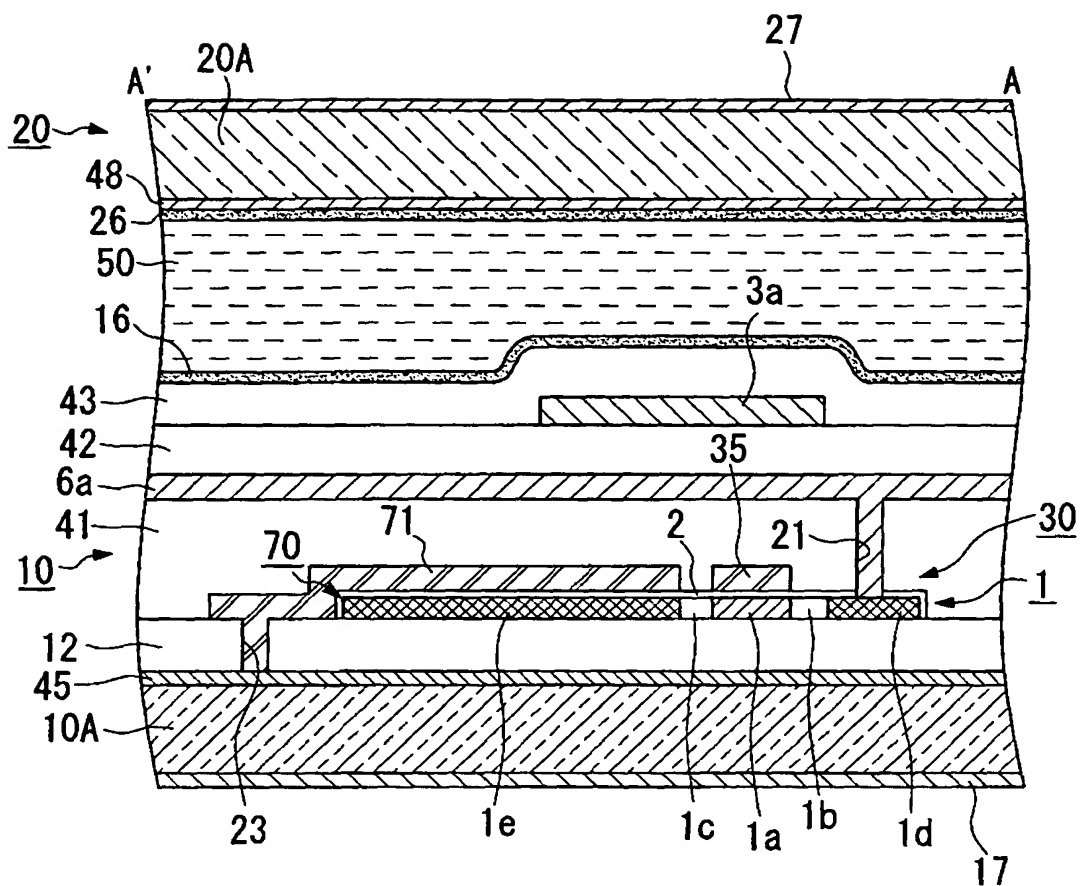
【図 1】



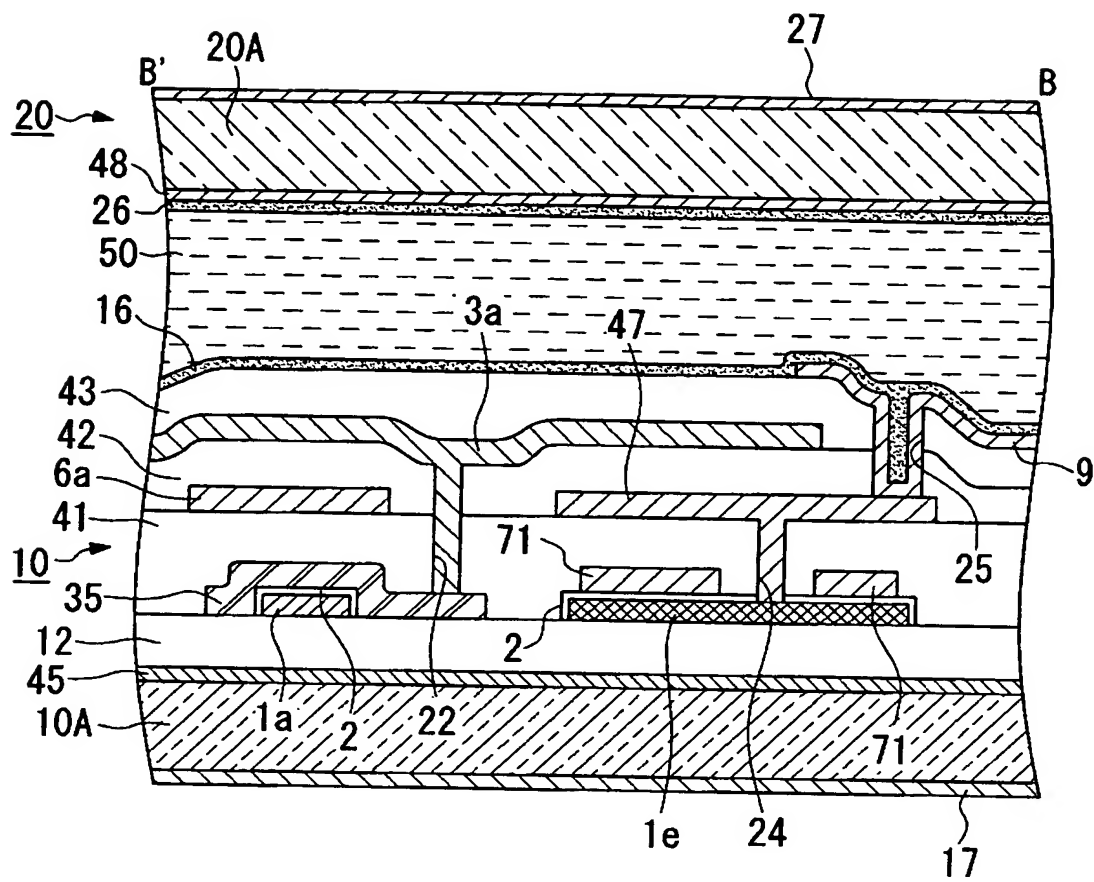
【図 2】



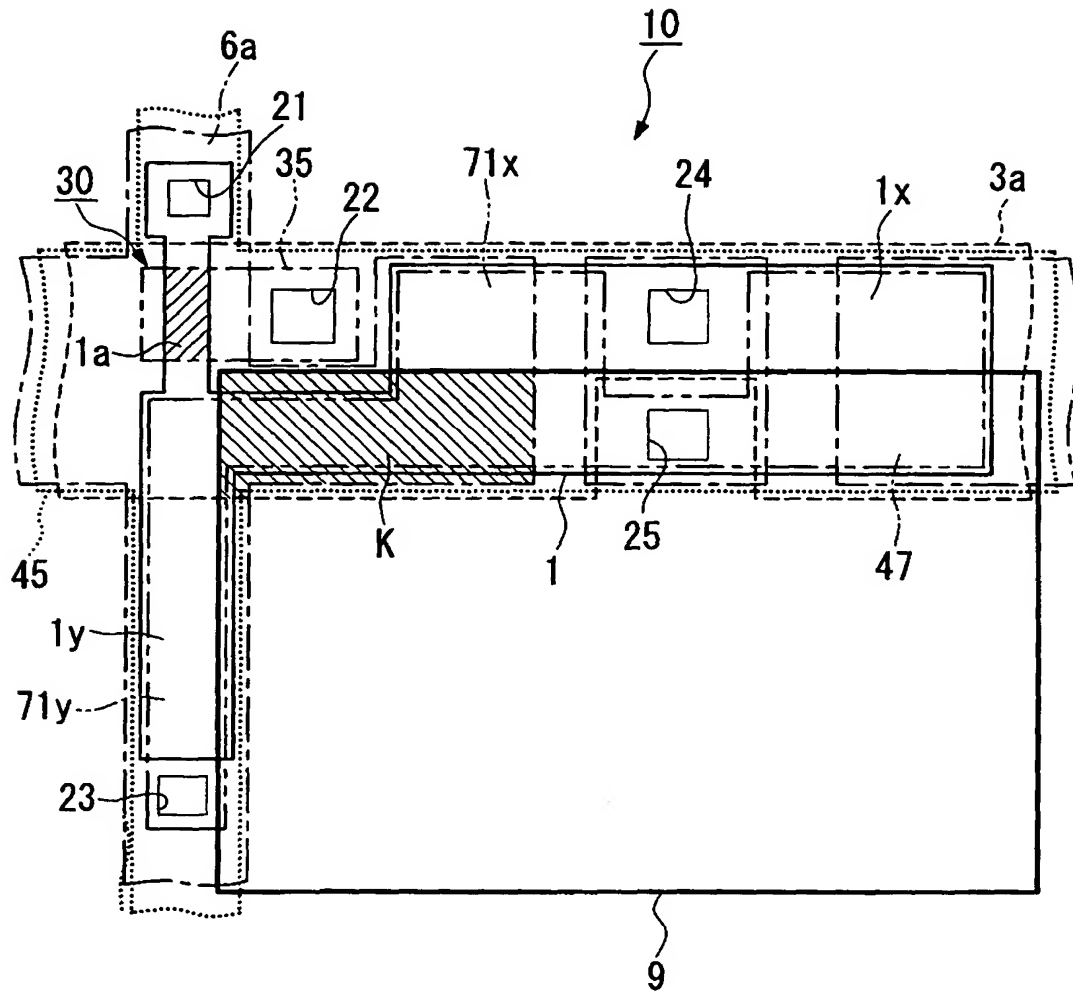
【図 3】



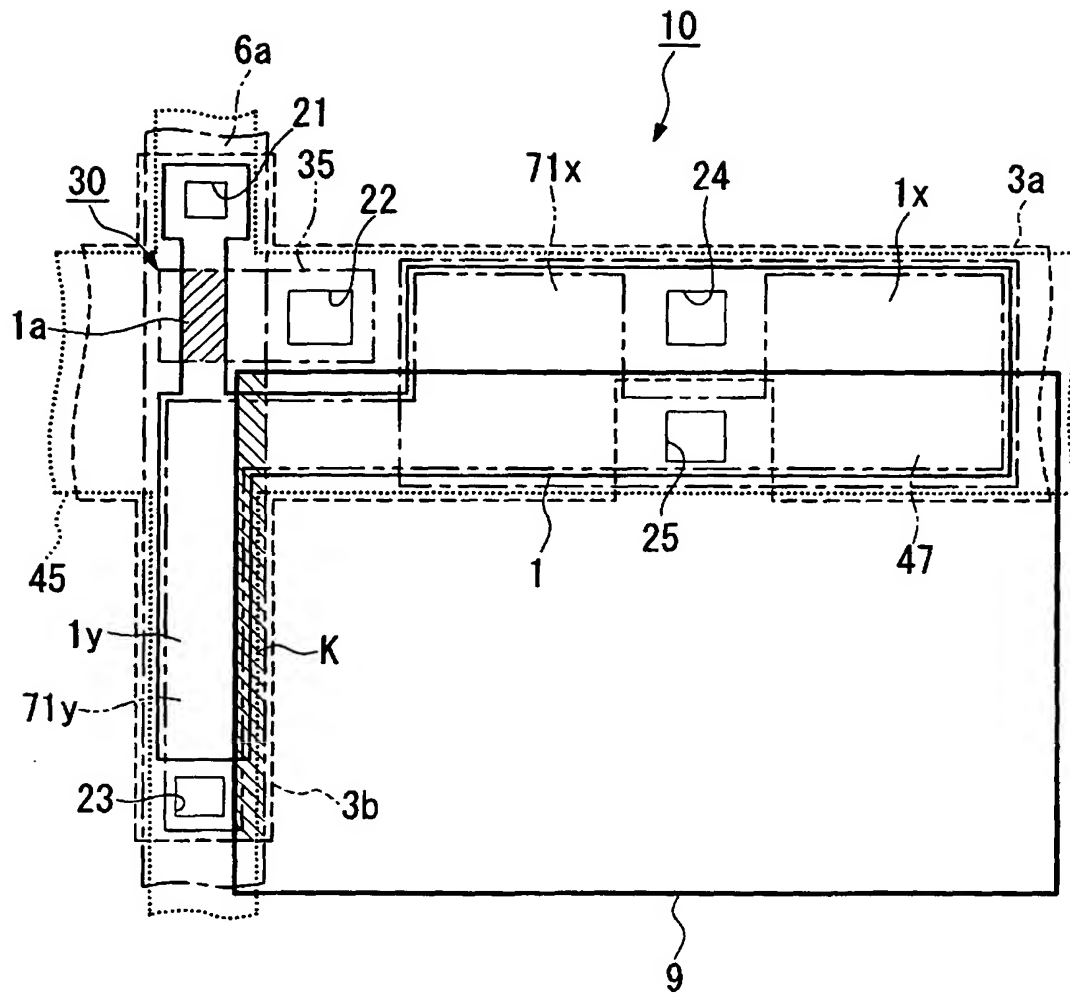
【図4】



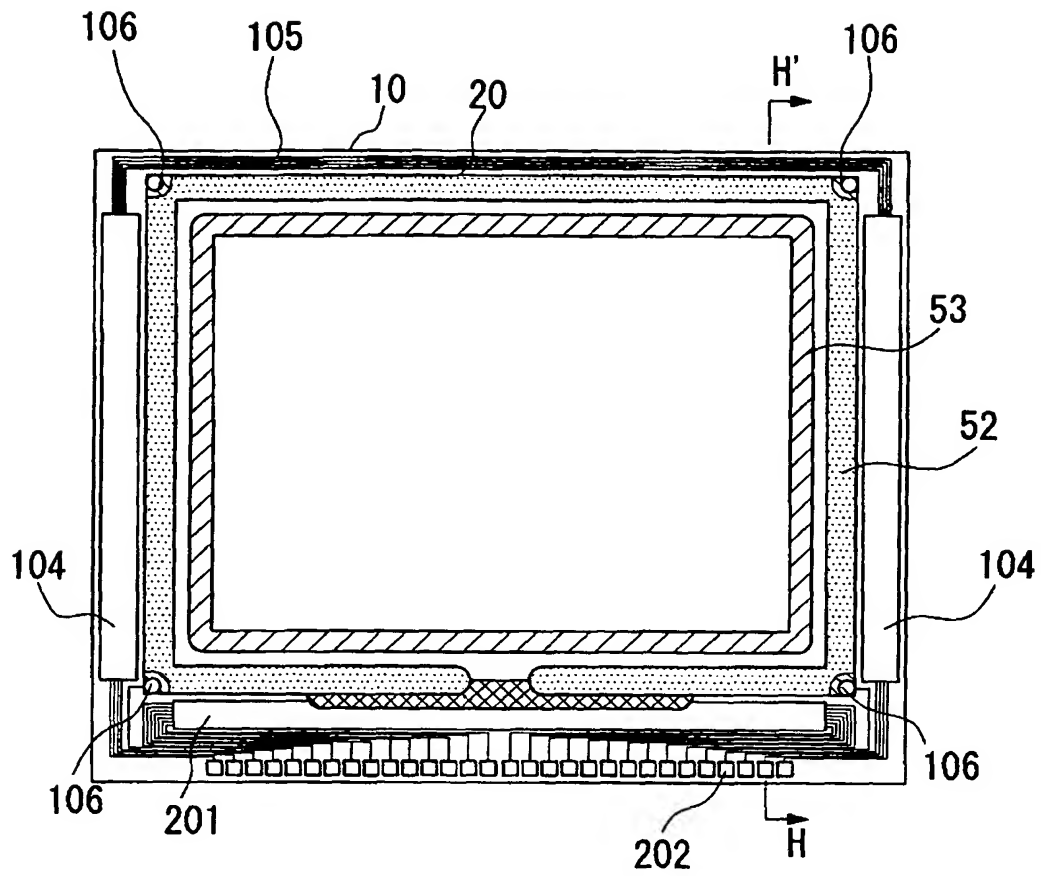
【図 5】



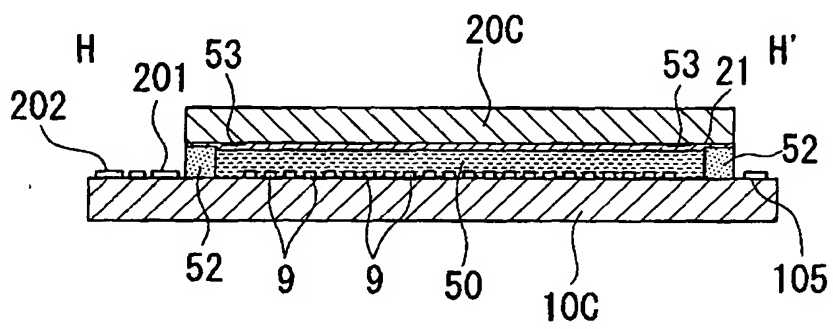
【図 6】



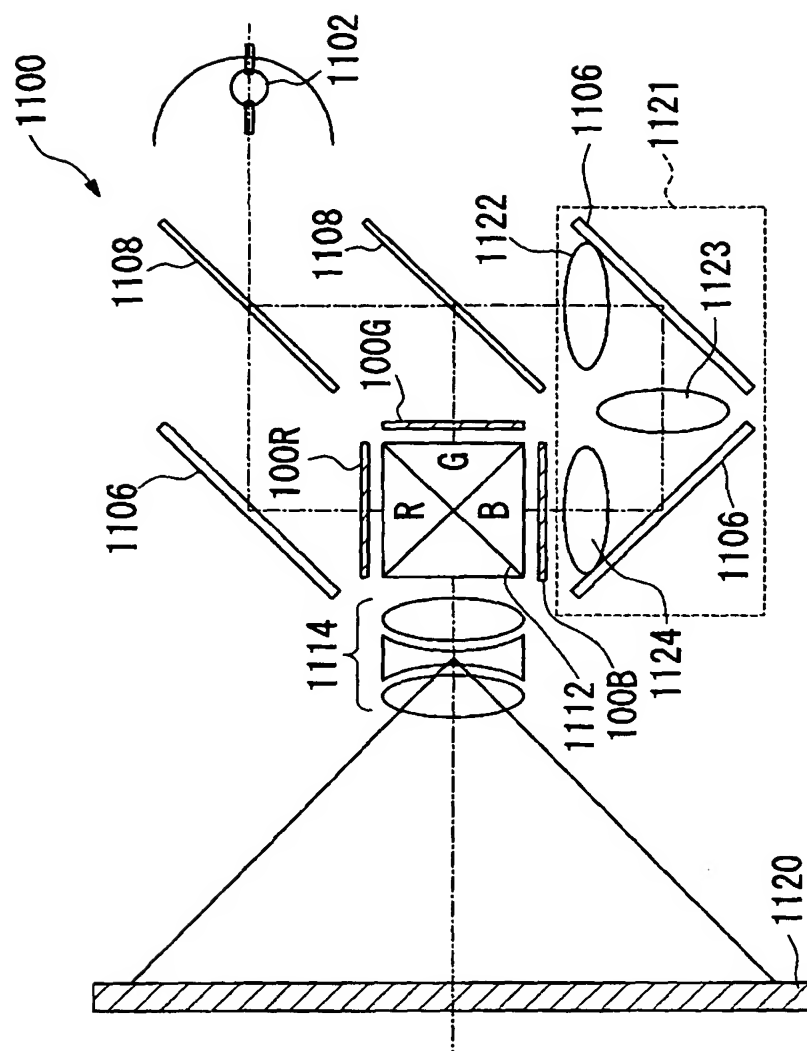
【図 7】



【図 8】



【図9】



【書類名】 要約書

【要約】

【課題】 フィールド反転駆動の採用により表示品位の向上を図ることのできる液晶装置等に用いるアクティブマトリクス基板を提供する。

【解決手段】 本発明のアクティブマトリクス基板は、複数のデータ線 6 a および複数の走査線 3 a と、これらデータ線 6 a、走査線 3 a に電氣的に接続された複数の T F T 素子 3 0 と、 T F T 素子 3 0 にそれぞれ電氣的に接続された画素電極 9 とを備えている。そして、 T F T 素子 3 0 を構成するゲート電極 3 5 と走査線 3 a とが、別の層で構成されるとともに、ゲートコンタクトホール 2 2 を介して電氣的に接続され、走査線 3 a を構成する層が、データ線 6 a を構成する層よりも上層側かつ画素電極 9 を構成する層よりも下層側に位置し、走査線 3 a のパターンとデータ線 6 a のパターンと画素電極 9 のパターンとが平面的に一部重なっている。

【選択図】 図 2

認定・付加情報

特許出願の番号	特願 2002-212762
受付番号	50201073950
書類名	特許願
担当官	塩原 啓三 2404
作成日	平成14年 7月30日

<認定情報・付加情報>

【特許出願人】

【識別番号】	000002369
【住所又は居所】	東京都新宿区西新宿2丁目4番1号
【氏名又は名称】	セイコーエプソン株式会社

【代理人】

申請人

【識別番号】	100089037
【住所又は居所】	東京都新宿区高田馬場3丁目23番3号 ORビ ル 志賀国際特許事務所
【氏名又は名称】	渡邊 隆

【代理人】

【識別番号】	100064908
【住所又は居所】	東京都新宿区高田馬場3丁目23番3号 ORビ ル 志賀国際特許事務所
【氏名又は名称】	志賀 正武

【選任した代理人】

【識別番号】	100110364
【住所又は居所】	東京都新宿区高田馬場3丁目23番3号 ORビ ル志賀国際特許事務所
【氏名又は名称】	実広 信哉

出 願 人 履 歴 情 報

識別番号 [000002369]

1. 変更年月日	1990年 8月20日
[変更理由]	新規登録
住 所	東京都新宿区西新宿2丁目4番1号
氏 名	セイコーエプソン株式会社